

L'essor de l'électronique de puissance permet aujourd'hui de remplacer les ballasts magnétiques – lourds, coûteux et encombrants – par des ballasts électroniques plus flexibles et plus petits. L'objectif de ce TD est d'étudier un tel ballast – utilisé pour des lampes à iodiure métallique (ou Metal Halide MH) – dans un équipement embarqué dans un train, c'est à dire dans un cas où le ballast est alimenté par une tension continue notée V_{DC} , de valeur variable entre 90V et 150V.

Le ballast doit alimenter la lampe par une tension alternative mais pas nécessairement sinusoïdale, d'amplitude variable et à fréquence fixe. Toutefois, cette fréquence sera choisie afin de ne pas perturber le fonctionnement de la lampe. En effet, il peut exister un phénomène de résonance acoustique (Acoustic Resonance ou AR en anglais) dont l'influence est néfaste à l'entretien du plasma dans la lampe. Parmi les techniques utilisées pour s'immuniser vis à vis de ce phénomène, on utilise la technique de LFSW (low frequency square waveform) qui consiste à limiter les fréquences mise en jeu dans ce ballast.

Le schéma de principe du ballast est donné à la figure 1. Il se compose d'un étage à convertisseur Flyback, suivi en sortie d'un demi pont permettant d'aiguiller la puissance convertie vers l'enroulement L_{S1} ou L_{S2} de l'inductance couplée.

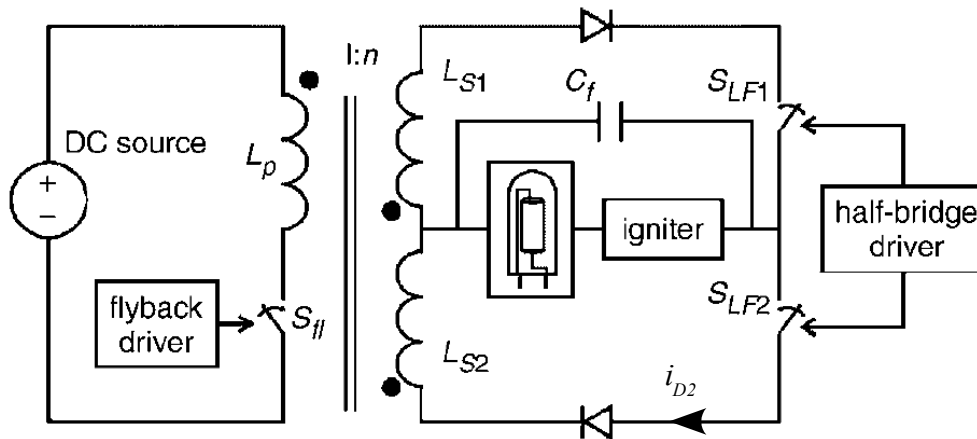


Figure 1: Schéma du ballast proposé, d'après [Dalla05]

Ainsi, S_{fl} est un interrupteur qui commute à plusieurs dizaines de kilohertz, S_{LF1} et S_{LF2} commutent eux à la fréquence basse (technique LFSW), tandis que C_f est une capacité dont le but est de filter la fréquence de commutation de S_{fl} , mais pas la basse fréquence de $S_{LF1,2}$.

Compte tenu de l'écart en fréquence entre $S_{LF1,2}$ et S_{fl} , nous étudions ce circuit par moitié, en supposant que S_{LF2} est tout le temps ouvert et S_{LF1} tout le temps fermé. Par ailleurs, nous supposons que le régime permanent est atteint. Ainsi, aux parties 1 et 2, on suppose que le courant $i_{D2}=0$.

1. Etude du circuit magnétique

Le circuit magnétique est en réalité une inductance couplée (figure 2), c'est à dire deux enroulements de N_1 et N_2 spires sur un même circuit magnétique. Un entrefer placé sur ce circuit magnétique permet de diminuer l'inductance magnétisante.

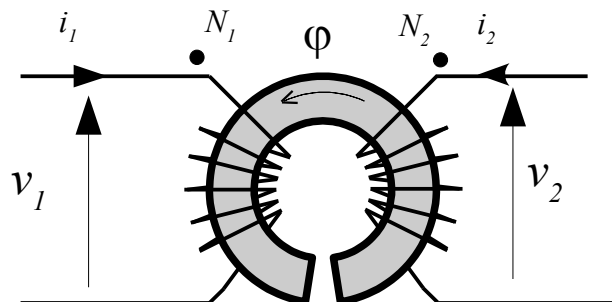


Figure 2: Circuit magnétique couplé

On appelle ϕ le flux magnétique dans le matériau et \mathcal{R} la réluctance du circuit magnétique.

1. Donnez la relation liant i_1 , i_2 , \mathfrak{R} et φ , N_1 et N_2 .

On appelle L_{10} l'inductance magnétisante coté primaire, n le rapport de transformation de l'inductance couplée, φ_t le flux magnétique total dans le circuit magnétique.

On a: $L_{12} = \frac{N_1^2}{R}$, $n = \frac{N_2}{N_1}$, $\varphi_t = N_1 \varphi$

2. Reformulez l'équation produite en 1 afin de faire apparaître L_{10} , n et φ_t .
3. Quelle relation lie v_1 à φ_t ? v_2 à φ_t ?
4. En déduire le rapport v_2/v_1 .

2. Etude du convertisseur flyback

On étudie un schéma équivalent à la figure 1 puisque S_{LF2} est supposé ouvert. Dans ce schéma, reporté à la figure 3, nous représentons la lampe par une charge purement résistive de valeur R_L . On fera l'hypothèse que v_L est parfaitement filtrée et demeure constante sur une période de hachage.

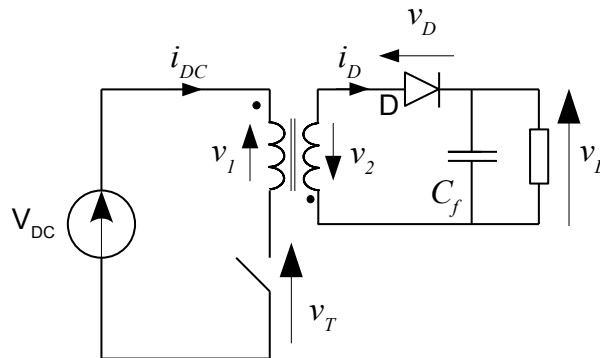


Figure 3: Schéma simplifié du ballast

5. Écrire une relation entre v_T , v_1 et V_{DC} .
6. Écrire une relation entre v_2 , v_L et v_D .
7. A partir du résultat de la question 4, montrez que les deux interrupteurs ne peuvent pas être passants en même temps.

On considère trois phases de fonctionnement:

- phase 1: l'interrupteur K est fermé pendant αT
- phase 2: l'interrupteur est ouvert et le courant i_D est positif pendant βT
- phase 3: l'interrupteur est ouvert et i_D est nul.

On appelle T la période de découpage. Par ailleurs, on suppose qu'au début de chaque phase de fonctionnement, $i_{DC}=0$ (conduction discontinue).

8. Pour chaque phase de fonctionnement, exprimez:
 - l'état des interrupteurs,
 - les tensions v_T , v_1 , v_2 , v_D ,
 - les courants i_{DC} , i_D ,
 - le flux φ_t .
9. Exprimez $\langle v_2 \rangle$, la valeur moyenne de v_2 sur une période de hachage en fonction de n , V_{DC} et v_L , α et β . Que vaut $\langle v_2 \rangle$ en régime permanent? Pourquoi? En déduire une relation liant n , V_{DC} et v_L , α et β .
10. Exprimez I_{max} , la valeur maximale de i_{DC} sur une période de hachage en fonction de V_{DC} , L_{10} , T et α .
11. En déduire I_{Dmax} , la valeur maximale de i_D sur une période de hachage en fonction de n et I_{max} .
12. A partir d'une loi des mailles, exprimez $\langle i_D \rangle$ en fonction de v_L et de R_L .
13. En déduire une relation entre β , I_{Dmax} , v_L et R_L , puis, entre n , β , V_{DC} , L_{10} , T , α , v_L et R_L .
14. Calculez l'énergie maximale stockée dans L_{10} en fonction de L_{10} et I_{max} .
15. A partir d'un bilan énergétique, en déduire une relation entre L_{10} , α , T , V_{DC} , v_L et R_L .
Montrez que l'on peut écrire que:

$$\alpha = \frac{V_L}{V_{DC}} \sqrt{\frac{2 * L_{10}}{R_L T}}$$

On donne:

$V_L=80V$	$R_L=180\Omega$	$1/T=53kHz$	$L_{10}=347\mu H$	$n=1,25$
-----------	-----------------	-------------	-------------------	----------

16. Tracez l'évolution de α lorsque V_{DC} évolue entre 90V et 150V.
17. Calculez β . Justifiez l'hypothèse de conduction discontinue.
18. Montrez que I_{max} est constant quelquesoit V_{DC} lorsque v_L est constante.

19. Exprimez les contraintes sur les interrupteurs pour le régime le plus défavorable.

3. Influence de l'inductance de fuite de l'inductance couplée.

En réalité, l'inductance couplée n'est pas parfaite, et il existe une inductance de fuite qui s'oppose à l'annulation du courant pendant la phase de blocage de l'interrupteur. On modélise cette inductance de fuite par l_f , représenté à la figure 4.

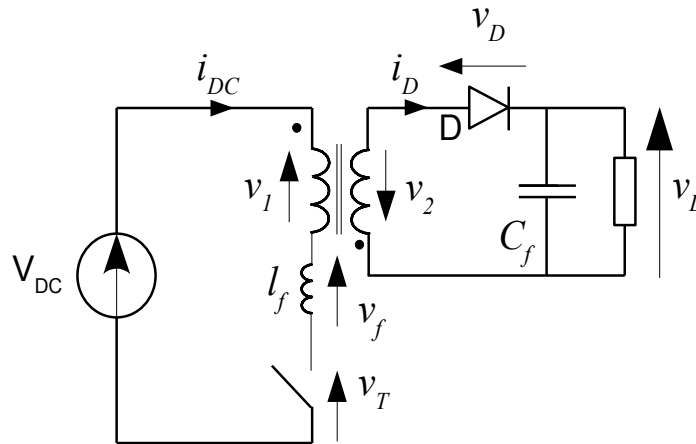


Figure 4: Ballast avec prise en compte de l'inductance de fuite de l'inductance couplée

On suppose qu'au blocage de l'interrupteur, la tension v_T s'établit instantanément à son maximum, tandis que le courant décroît de manière linéaire, le temps de descente du courant étant noté t_{di} . Le chronogramme du blocage est donné à la figure 5

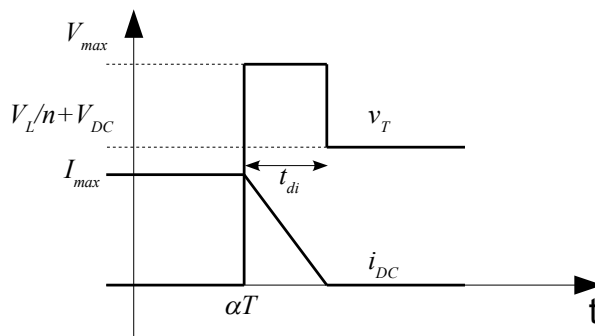


Figure 5: Chronogramme tension/courant de l'interrupteur au blocage

20. Exprimer V_{max} , le maximum de v_T en fonction de t_{di} , V_L , n , V_{DC} , l_f et I_{max} .

21. Application numérique pour $t_{di}=250\text{ns}$ et $l_f=40\mu\text{H}$.

22. Quelles peuvent être les conséquences de cette surtension?

Pour limiter la surtension au blocage, on dispose un circuit d'aide au blocage du transistor, défini à la figure 6. Dans ce montage, on suppose que C_{CALC} est suffisamment grande pour considérer que v_{CALC} est une constante.

23. Montrez que la diode devient passante lorsque $v_T = v_{CALC}$.

A chaque blocage de la diode, l'énergie contenue dans l'inductance de fuite se transfère quasiment instantanément dans C_{CALC} . Puis, lorsque le courant i_{DC} s'annule, C_{CALC} se décharge dans R_{CALC} . A l'équilibre, toute l'énergie dissipée par R_{CALC} en une période T est égale à l'énergie stockée dans l_f avant le blocage. Le circuit d'aide au blocage se dimensionne donc en énergie.

24. Exprimez l'énergie stockée par l_f au moment du blocage.

25. En déduire la puissance moyenne à dissiper.

26. On souhaite limiter la tension v_T à 250V. En déduire la valeur de R_{CALC} minimale. On prendra pour ce calcul $V_{DC}=120\text{V}$.

27. En déduire une valeur de C_{CALC} .

28. Exprimez la tension maximale aux bornes de l'interrupteur pour $V_{DC}=90, 110, 130, 150\text{ V}$.

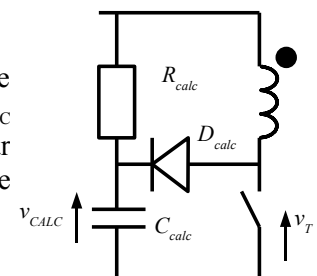


Figure 6: Circuit d'aide à la commutation

